Ideazione progettazione sviluppo elettronica scientifica

CORSI FPGA

La IPSES organizza seminari e corsi sulle FPGA e su altre logiche programmabili. I seminari prevedono, oltre ai fondamenti teorici di funzionamento e programmazione, alcune dimostrazioni pratiche.

Seminario sulle logiche programmabili

Introduzione teorica alla logiche programmabili

- Teoria di funzionamento
- Descrizione di un circuito
- Risorse hardware
- Limiti delle logiche programmabili
- Confronto tra tecnologia sequenziale e spaziale
- Microprocessori in FPGA
- Progettazione hardware con FPGA
- Flusso di progetto

Design con logiche programmabili

- FPGA hardware design
- Come realizzare praticamente un design FPGA
- Offerta di mercato
- Sviluppi futuri della tecnologia

Esercizi pratici con logiche programmabili:

- Realizzazione di un nuovo design
- Accensione di un LED
- LED lampeggiante
- LED lampeggiante a 2 frequenze diverse
- LED lampeggiante a frequenza impostabile mediante due pushbutton
- Gestione di un rotary encoder
- Generazione di schermi VGA 640x480 @ 60Hz
- Generazione di schermi VGA 800x600 @ 72Hz
- Controllo di un rettangolo, mediante rotary encoder, su schermo VGA 640x480
- Microblaze (implementazione di un microprocessore su FPGA)
- Gestione di slide/push buttons

IPSES s.r.l.
Sede Legale : Piazzale Giulio Cesare, 9- 20145 Milan ITALY
Centro di sviluppo e produzione: Via Trieste, 48 - 20020 Cesate (MI) ITALY
P. IVA: 03999740966 - Tel. (+39) 02 99068453 – Fax (+39) 02 700403170
e-mail: info@ipses.com – http://www.ipses.com

Ideazione progettazione sviluppo elettronica scientifica

Seminario sullo sviluppo con FPGA Xilinx

Principali caratteristiche delle FPGA Xilinx

L'ambiente di sviluppo: Xilinx ISE

Uso di risorse interne alla FPGA : Xilinx Architecture wizard

Il generatore di periferiche hardware : Xilinx Core Generator

Gestione dei constraints hardware: Xilinx Pace

L'ambiente di simulazione e debug hardware: Chipscope Core Inserter

L'ambiente di simulazione e debug hardware: Chipscope Pro Analyzer

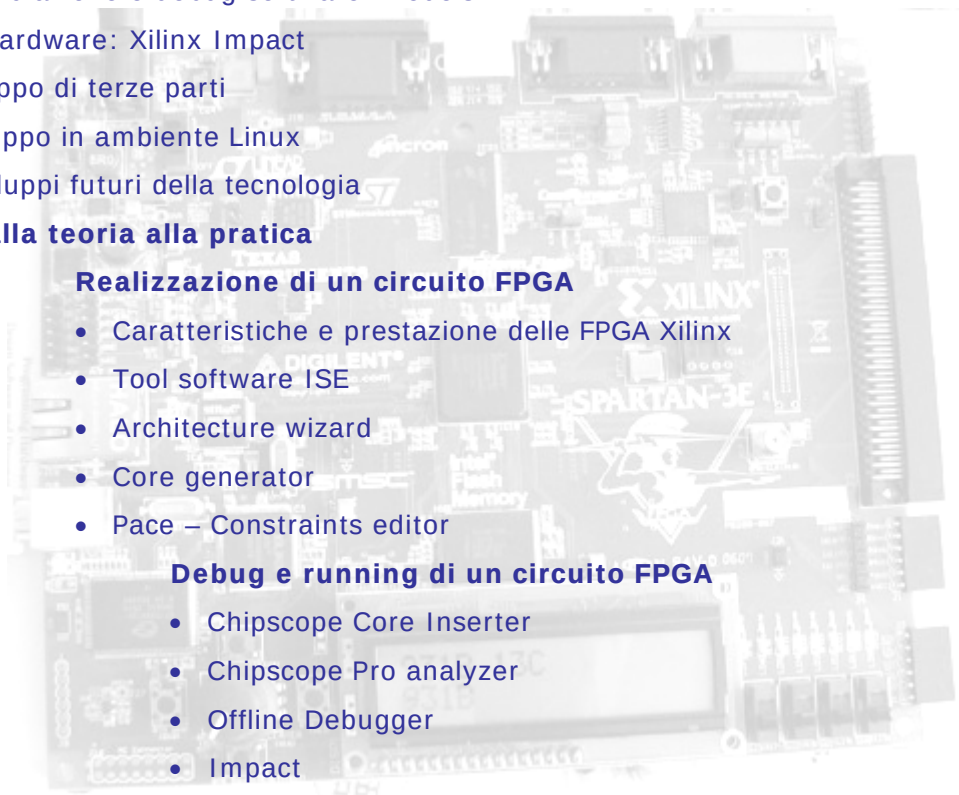
L'ambiente di simulazione e debug software: Modelsim

Configurazione hardware: Xilinx Impact

Ambienti di sviluppo di terze parti

Accenni allo sviluppo in ambiente Linux

Conclusioni e sviluppi futuri della tecnologia



Dalla teoria alla pratica

Realizzazione di un circuito FPGA

- Caratteristiche e prestazione delle FPGA Xilinx
- Tool software ISE
- Architecture wizard
- Core generator
- Pace – Constraints editor

Debug e running di un circuito FPGA

- Chipscope Core Inserter
- Chipscope Pro analyzer
- Offline Debugger
- Impact

Esercizi avanzati con logiche programmabili

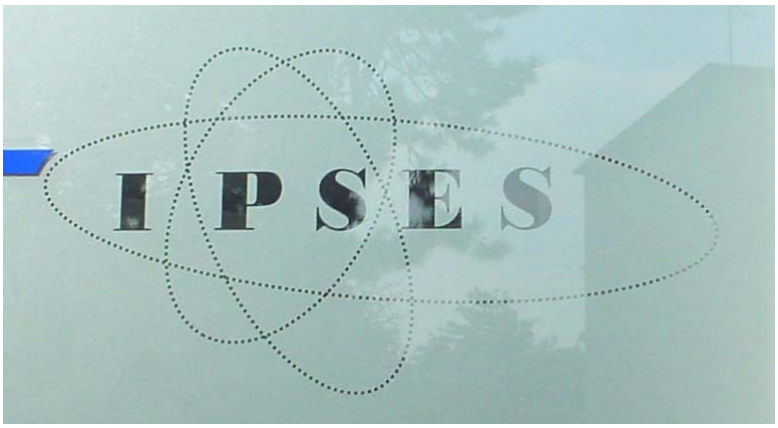
- Gestione avanzata del reset del dispositivo
- Gestione avanzata del clock.
- Creazione di un banco di registri di configurazione
- Interfaccia verso una periferica I2C
- Generazione e gestione PWM
- Gestione di interfacce con clock indipendenti mediante strutture FIFO
- Controllo di un rettangolo su un monitor VGA (640x480)
- Implementazione di microprocessori in FPGA

IPSES s.r.l.
Sede Legale : Piazzale Giulio Cesare, 9- 20145 Milan ITALY
Centro di sviluppo e produzione: Via Trieste, 48 - 20020 Cesate (MI) ITALY
P. IVA: 03999740966 - Tel. (+39) 02 99068453 – Fax (+39) 02 700403170
e-mail: info@ipses.com – http://www.ipses.com

Contatti

IPSES s.r.l.

Sede legale:
via Quadronno, 24
20122 Milano
Italy

Sede operativa e centro di sviluppo:
via Trieste, 48
20020 Cesate (MI)
Italy

tel. +39 02 99068453
fax +39 02 700403170
e-mail: info@ipses.com
http://www.ipses.com